

for 10/062,765

# PATENT ABSTRACTS OF JAPAN

Japanese  
01-229912

(11)Publication number : 01-229912

(43)Date of publication of application : 13.09.1989

(51)Int.Cl.

G01D 5/245

(21)Application number : 63-056945

(71)Applicant : OMRON TATEISI ELECTRON CO

(22)Date of filing : 10.03.1988

(72)Inventor : ABE ARIMASA

AKAGI TETSUYA

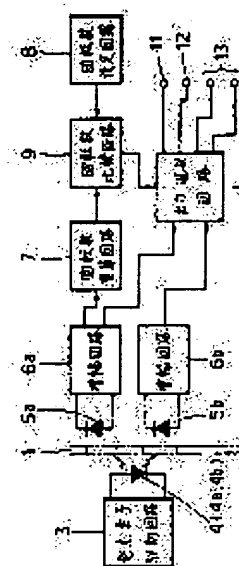
NAKAMURA ARATA

## (54) INCREMENTAL-TYPE ENCODER

### (57)Abstract:

**PURPOSE:** To improve noise resistance during operation at high speeds and to ensure resolution power during operation at low speed, by providing a rotary plate, a comparing circuit of rotating numbers, an output selecting circuit etc.

**CONSTITUTION:** In the case where a rotary plate 1 is rotated at a speed relative ly lower than a preset speed, an output from a rotating number comparing circuit 9 indicates that the rotary plate 1 is rotated at low speed, while an output selecting circuit 10 selects the output of an amplifier circuit 6a which outputs a pulse signal of high resolution, and generates a signal of good accuracy so that the pulse signal of high resolution is outputted from the output terminal 12. In this case, an indicating signal indicating that the pulse signal of high resolution is generated from a first track, that is, the circuit 6a is outputted from an indicating terminal 11. On the other hand, when the rotating number of the rotary plate 1 is larger than that of the reset speed, the circuit 9 generates the signal to indicate said fact to the circuit 10 and therefore, the circuit 10 selects a pulse signal of an amplifier circuit 6b of low resolution to output the same from the output terminal 12. Also in this case, an indicating signal indicating that a pulse output from a second track, i.e., the amplifier circuit 6b is selected is outputted from the terminal 11.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

PAT-NO: JP401229912A  
DOCUMENT-IDENTIFIER: JP 01229912 A  
TITLE: INCREMENTAL-TYPE ENCODER  
PUBN-DATE: September 13, 1989

INVENTOR-INFORMATION:

NAME  
ABE, ARIMASA  
AKAGI, TETSUYA  
NAKAMURA, ARATA

ASSIGNEE-INFORMATION:

NAME	COUNTRY
OMRON TATEISI ELECTRON CO	N/A

APPL-NO: JP63056945  
APPL-DATE: March 10, 1988  
INT-CL (IPC): G01D005/245  
US-CL-CURRENT: 341/11

ABSTRACT:

PURPOSE: To improve noise resistance during operation at high speeds and to ensure resolution power during operation at low speed, by providing a rotary plate, a comparing circuit of rotating numbers, an output selecting circuit etc.

CONSTITUTION: In the case where a rotary plate 1 is rotated at a speed relative ly lower than a preset speed, an output from a rotating number comparing circuit 9 indicates that the rotary plate 1 is rotated at low speed, while an output selecting circuit 10 selects the output of an amplifier circuit

6a which outputs a pulse signal of high resolution, and generates a signal of good accuracy so that the pulse signal of high resolution is outputted from the output terminal 12. In this case, an indicating signal indicating that the pulse signal of high resolution is generated from a first track, that is, the circuit 6a is outputted from an indicating terminal 11. On the other hand, when the rotating number of the rotary plate 1 is larger than that of the reset speed, the circuit 9 generates the signal to indicate said fact to the circuit 10 and therefore, the circuit 10 selects a pulse signal of an amplifier circuit 6b of low resolution to output the same from the output terminal 12. Also in this case, an indicating signal indicating that a pulse output from a second track, i.e., the amplifier circuit 6b is selected is outputted from the terminal 11.

COPYRIGHT: (C)1989,JPO&Japio

### ⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-229912

⑤Int. Cl. <sup>4</sup>

識別記号

片内整理番号

④3公開 平成1年(1989)9月13日

G 01 D 5/245

1 0 2

D-8104-2F

審査請求 未請求 請求項の数 1 (全5頁)

⑤4発明の名称 インクリメンタル形エンコーダ

②特 願 昭63-56945

②出 願 昭63(1988)3月10日

②発 明 者 安 部 有 正 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

②発 明 者 赤 木 哲 也 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

② 明 者 中 村 新 京都府京都市右京区花園土堂町10番地 立石電機株式会社  
内

⑦出願人 立石電機株式会社 京都府京都市右京区花園土堂町10番地

⑦<sup>4</sup>代理人 弁理士 中村 茂信

Output selecting Circuit

明 細 書

## 1. 発明の名称

## インクリメンタル形エンコーダ

## 2. 特許請求の範囲

(1) 高分解能のコード列を持つ第1トラックと、低分解能のコード列を持つ第2トラックを並設してなるコード板と、このコード板の第1トラックと第2トラックのコード列を検出し、パルス信号を出力する第1及び第2のパルス信号発生手段と、これら第1若しくは第2のパルス信号発生手段のパルス信号を受けてコード板の移動速度を算出する速度演算手段と、算出速度と設定速度とを比較する比較手段と、この比較手段の比較結果に応じて、前記第1のパルス信号発生手段あるいは第2のパルス信号発生手段の出力を選択して出力する出力選択手段とからなることを特徴とするインクリメンタル形エンコーダ。

### 3. 発明の詳細な説明

### (イ) 産業上の利用分野

この発明は、高速時の耐ノイズ性を向上させ、

低速時の分解能を確保できるインクリメンタル形エンコーダに関する。

(ロ) 従来の技術

従来のインクリメンタル形エンコーダ、例えばロータリーエンコーダとしては、第4図に示すものが知られている。同図において、32は、回転軸33に取付けられた回転板である。この回転板32上には、パルス信号パターンPが周設されているが、このパルス信号パターンPは、等ピッチにおいて設けられる黒白のパターンより構成される。

回転板 32 に隣接して、固定スリット 34 が設けられている。固定スリット 34 には、光を透過するスリット S a、S b、S z が設けられている。さらに発光ダイオード (LED) 35 a、35 b、35 z とホトダイオード 36 a、36 b、36 z が回転板 32 及び固定スリット 34 を挟んで、それぞれ対向するように配設されている。

ホトダイオード 36 a、36 b、36 z の受光  
信号は増幅された後、図示しないコンパレータに

入力され、それぞれA相、B相、Z相パルス信号にされ、出力される。第5図は、これらパルス信号を示すタイムチャートである。A相とB相は、 $90^\circ$ 位相がずれており、またZ相は回転板32の1回転につき1回だけパルスが発生し、座標原点として使用される。

第6図は、上記ロータリーエンコーダREを、モードMの制御に適用した例を示している。ロータリーエンコーダREの出力パルスは、カウンタ41でカウントされる。カウンタ41の出力は、さらに角度算出手段42及び差分計算手段44に入力される。差分計算手段44は、所定のサンプリング間隔でカウンタ41の出力の差分を計算し、その結果を速度算出手段43へ出力する。角度算出手段42よりの角度信号、及び速度算出手段43よりの速度信号は、それぞれ制御信号にフィードバックされる。制御信号は、増幅器45で増幅されて、モータMが駆動される。

#### (ハ) 発明が解決しようとする課題

上記従来のインクリメンタル形エンコーダにお

一方、30rpm程度の低回転で使用した時には、出力パルス1.37 KHzとなり、ノイズの問題は生じない。速度信号をサンプリング間隔2msでサンプリングすると、8.2パルスとなり、8乃至9パルスと判定され、速度信号として12.5%の誤差を含むこととなる。誤差が12.5%ならば、それほど支障はない値であるが、高速回転時の耐ノイズ性を改善するため低分解能とすると、この誤差がさらに大きくなり、極端な時には、低速で全く速度信号が得られない場合が生じる。

この発明は、上記に鑑みなされたもので、高速時の耐ノイズ性を向上させる一方、低速時の分解能も確保できるインクリメンタル形エンコーダの提供を目的としている。

#### (ニ) 課題を解決するための手段及び作用

この発明のインクリメンタル形エンコーダは、高分解能のコード列を持つ第1トラックと、低分解能のコード列を持つ第2トラックを並設してなるコード板と、このコード板の第1トラックと第2トラックのコード列を検出し、パルス信号を出

いては、パルス信号パターンの運動速度により、分解能が変化する。パルス信号パターンの低速運動時の分解能を上げるため、パルス信号パターンのピッチを小さくすると、パルス信号の周波数が高くなる。よって、コンパレータ、カウンタに高速応答のものが必要となり、また、ノイズに対して弱くなる問題点があった。これを防ぐため、パルス信号パターンのピッチを大きくすると、逆にパルス信号パターン低速運動時の分解能が低下して速度測定誤差が生じ、極端な場合には、速度信号が全く得られない問題点があった。

第4図に示すロータリーエンコーダの場合、例えば1回転あたりの分解能を $2^{12}$ (8192)パルスとして、3600rpmで使用した時には、パルス信号の周波数は491KHzとなる。速度信号を得るために、差分計算手段44のサンプリング間隔を2msとすると、983パルスとなり、サンプリング可能ではある。しかし、491KHzは、非常に高速であり、コンパレータやカウンタに高速応答のものが必要となり、またノイズにも弱いものになってしまう。

力する第1及び第2のパルス信号発生手段と、これら第1若しくは第2のパルス信号発生手段のパルス信号を受けてコード板の移動速度を算出する速度演算手段と、算出速度と設定速度とを比較する比較手段と、この比較手段の比較結果に応じて、前記第1のパルス信号発生手段あるいは第2のパルス信号発生手段の出力を選択して出力する出力選択手段とから構成されている。

このインクリメンタル形エンコーダでは、コード板が運動すると、その速度に応じて、コード板の第1及び第2のコード列が読取られ、第1及び第2のパルス信号発生手段は、それぞれ速度に応じたパルス信号を出力する。そして、これらのパルス信号から速度が算出され、設定速度と比較される。算出速度が設定値より大きい場合は、出力選択手段が低分解能のパルス列、つまり第2のパルス信号発生手段の出力を選択し、逆に算出速度が設定速度より小さい場合は、高分解能のパルス列、つまり第1のパルス信号発生手段の出力を選択する。

## (ホ) 実施例

以下、実施例により、この発明をさらに詳細に説明する。

第1図は、この発明の一実施例を示すロータリーエンコーダの回路ブロック図である。同図において、1は回転板(コード板)であって、第2図に示すように、最外周の第1トラック $t_1$ と、これよりも内周に設けられる第2トラック $t_2$ が設けられている。これらのトラック $t_1$ 、 $t_2$ のコード列は切欠き部と非切欠き部(白と黒)とが、円周方向に順次、列状に配列されており、その分解能は、トラック $t_1$ の方が高く、さらにトラック $t_2$ は、トラック $t_1$ に対して分解能が10分の1になるように設定されている。また、この回転板1は、第3図に示すように、回転軸2に固定されており、回転軸2が回転すると、これに応じて回転する。回転板1のトラック $t_1$ 、 $t_2$ には、それぞれ対応して、発光素子(発光ダイオード)4aと受光素子(ホトダイオード)5a、発光素子4bと受光素子5bが配列されており、回転板

1が回転すると、回転板1のトラック $t_1$ と $t_2$ のコード列によって、それぞれ発光素子4a、4bからの光がON/OFFされるため、受光素子5a、5bからパルス信号が出力される。このパルス信号のパルス数は、それぞれその分解能に並び、所定時間内に受光素子5aから出力されるパルス数に対して、受光素子5bから出力されるパルス数は10分の1、つまり低分解能となるように構成されている。

発光素子4(4a、4b)は、発光素子駆動回路3によって駆動され、さらに受光素子5aで受光される信号は、増幅回路6aで増幅されて、対応するパルス信号が出力され、また、受光素子5bの受光信号は、増幅回路6bで増幅されて、対応するパルス信号を出力される。増幅回路6aのパルス信号は、さらに回転数演算回路7に出力され、回転数演算回路7は、一定時間内に入力されるパルス数をカウント演算し、回転板1の回転速度を演算する。そして、その回転数を回転数比較回路9に入力している。一方、回転数設定回路8

は、所定の回転数値を設定し、これを回転数比較回路9に入力している。回転数比較回路9は、回転数演算回路7で演算された回転板1の回転速度と、回転数設定回路8で設定された設定速度とを比較し、その比較出力を出力選択回路10に入力している。出力選択回路10は、その回転数比較回路9の比較結果に応じて、算出演算速度が設定速度よりも大なる場合、つまり高速の場合には、低分解能の増幅回路6bの出力を端子12より選択出力し、逆に、設定速度の方が、算出速度よりも大きい場合には、高分解能の、つまり増幅回路6aの出力を選択して、出力端子12から出力するようになっている。なお、11は、選択トラックを示す表示端子、13は、電源電圧を供給する端子である。

上記実施例ロータリーエンコーダにおいて、今、回転板1の回転速度が相対的に設定速度よりも、低速の場合には、回転数比較回路9の出力は、低速である旨を出力し、この出力に応じて、出力選択回路10は、高分解能のパルス信号を出力する

増幅回路6aの出力を選択し、出力端子12から、そのパルス信号を出力するため、精度の良い信号を出力することができる。この場合、第1トラック、つまり増幅回路6aの高分解能のパルス信号が出力されたことを示す表示信号が表示端子11から出力される。一方、逆に回転板1の回転数が設定速度よりも高速の時は、回転数比較回路9が、その旨を示す信号を出力選択回路10に出力するため、出力選択回路10は、これに回答して、低分解能の増幅回路6bのパルス信号を選択し、出力端子12より出力する。この場合も第2トラック、つまり増幅回路6bのパルス出力が選択されたことを示す表示信号を、選択トラック表示端子11から出力する。

上記したロータリーエンコーダを速度及び角度制御システム、つまり第6図に示すシステムにエンコーダとして使用する場合、エンコーダの回転数が上がっても、低分解能のパルスが出力され、システムのカウンタに高速応答のものを使用する必要がなく、耐ノイズ性が向上し、ノイズによる

誤カウントがなくなる。逆にエンコーダの回転数が低速では、1回転当たりの高分解能パルスが出力されるので、高精度な速度制御が可能となる。

なお、上記実施例において、発光素子及び受光素子は、それぞれ個別のものを用いたが、この発明は個別のものを採用することに限定されるものではなく、例えば、発光素子を1個の半導体レーザーとし、この半導体レーザーのレーザー光をシリンドリカルレンズを用いて拡散させ、また、受光素子側は、フォトダイオードアレイを用いて、個別に2トラック分の受光信号を導出するようにしてもよい。

さらに、また上記実施例は、コード板を回転板とし、ロータリーエンコーダに適用される場合について説明したが、この発明はこれに限るものではなく、高分解能のコード列と低分解能のコード列が直線上に配列されたコード板を使用し、単に、移動体の移動速度を検出する場合にも、適用することができる。

さらに、また上記実施例において、回転板1の

トラック $t_1$ のパルス列は、1個のみを示しているが、これは、互いに $90^\circ$ 位相をずらしたA相、B相の2列を備えているものであってよいことは言うまでもない。

#### (へ) 発明の効果

この発明によれば、回転速度を検出し、高速の場合には、低分解能のパルス出力を選択し、逆に低速の場合には、高分解能のパルス信号を選択出力するようにしているので、高速の場合には、1回転当たりの低分解能のパルス出力が出るため、カウンタには、高速のカウンタを使う必要がなく、従って、エンコーダ全体を低コストに実現することができる。また、エンコーダの速度が低速の時には、所定速度当たり、高分解能のパルス出力が出るため、高精度な速度制御が可能となる。その上、出力信号が高速な信号でないので、耐ノイズ性が向上し、ノイズによる誤カウントがなくなるという種々の利点がある。

#### 4. 図面の簡単な説明

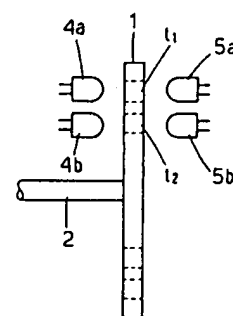
第1図は、この発明の一実施例を示すロータリ

ーエンコーダの回路ブロック図、第2図は、同ロータリーエンコーダの回転板のコードパターンを示す図、第3図は、同ロータリーエンコーダの回転板及び受・発光素子を示す部分側面図、第4図は、従来のロータリーエンコーダの光電変換部を示す分解斜視図、第5図は、同従来のロータリーエンコーダの出力を説明するための波形図、第6図は、同従来のロータリーエンコーダの使用例を説明するブロック図である。

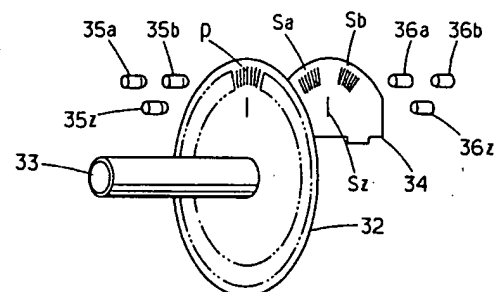
- 4a・4b：発光素子、5a・5b：受光素子、
- 6a・6b：増幅回路、7：回転数演算回路、
- 8：回転数設定回路、9：回転数比較回路、
- 10：出力選択回路、
- $t_1$ ：第1トラックのコード列、
- $t_2$ ：第2トラックのコード列。

特許出願人 立石電機株式会社  
代理人 弁理士 中村茂信

第3図

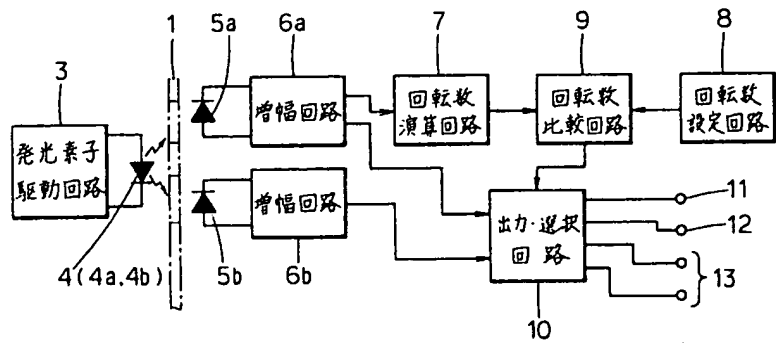


第4図

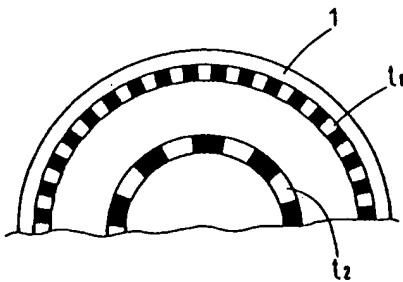




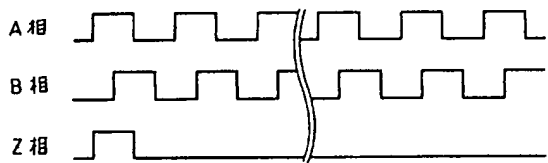
第 1 図



第 2 図



第 5 図



第 6 図

